MCS—51应用系统通常为特定功能的专用计算机系统。在系统调试完成后，其软件基本上定型。MCS—51的程序存储器通常由ROM、EPROM或E^2PROM构成。

**特点：掉电后，内部的程序信息不会丢失，提高系统的可靠性。**

**由于无片内ROM型单片机、或片内程序存储器不够用，需要扩展片外程序存储器**

**6.2.1 片外程序存储器的扩展电路**

硬件电路图：

片外ROM最大可扩展到64KB。程序存储器可选用EPROM（紫外线擦除可编程ROM）或EEROM（电可擦可编程ROM）

2764为EPROM的一种，单一+5V供电，工作电流为100mA,维持电流为50mA，读出时间最大为250ns

2764为28线双列直插式封装，各引脚含义：

1. A0~A12：地址线
2. D0~D7：数据输出线
3. CE非：片选线，低电平有效
4. OE非：数据输出选通线（读信号），接MCS—51的PSEN非引脚
5. PGM非：编程脉冲输入
6. Vpp：编程电源
7. NC:空脚

74LS373：地址锁存器，373为三态输出的8D锁存器。

各引脚的含义：

1. LE：锁存允许端
2. OE非：输出允许端
3. D0~D7:数据输入端
4. Q0~Q7:输出端

工作原理：OE非=0，Q0~Q7为正常的逻辑状态，可用来驱动负载或总线；若OE非=0，LE=1，输出端Q0~7与输入端D0~7状态相同；LE下降沿时，D0~7数据锁入Q0~7。当OE非=1时，Q0~7呈现高阻状态，不驱动总线，也不为总线的负载，但锁存器内部的逻辑操作不受影响。

**6.2.2 单片机访问片外程序存储器的操作时序**

操作时序图：

每个机器周期中，ALE两次有效，在其下降沿锁存P0口输出的低8位地址（PCL）。片外程序存储器读选通信号PSEN非在每个机器周期中也是两次有效，用于选通片外程序存储器，读入指令代码。——说明在一个机器周期内，CPU两次访问片外ROM，即在一个机器周期内可以处理2B的指令代码。所以在MCS—51中有很多单周期双字节指令。

当ALE在S1P2由低变高后，P0在S2状态输出低8位地址，P2口输出高8位；在ALE的下降沿将P0口输出的地址锁存到外部地址锁存器（如：74LS373）中。接着P0由输出方式变为输入方式即浮空状态，等待从程序存储器读出指令代码，而P2输出的高8位地址信息不变。

S3P1开始PSEN非信号变为低电平有效，将由P2口和地址锁存器输出的地址对应单元的指令字节传送到P0上供CPU读取。从S4P2又开始执行第二个读取指令操作。